

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

03874030 \*\*Image available\*\*

**PLASMA PROCESSOR AND PROCESSING METHOD**

PUB. NO.: 04-239130 [JP 4239130 A]

PUBLISHED: August 27, 1992 (19920827)

INVENTOR(s): MURAKAWA EMI

ARIYOSHI RYUJI

APPLICANT(s): KAWASAKI STEEL CORP [000125] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 03-012652 [JP 9112652]

FILED: January 11, 1991 (19910111)

INTL CLASS: [5] H01L-021/302; C23C-014/40; H01L-021/31

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 12.6 (METALS -- Surface Treatment)

JAPIO KEYWORD:R004 (PLASMA)

JOURNAL: Section: E, Section No. 1302, Vol. 17, No. 6, Pg. 63, January 07, 1993 (19930107)

**ABSTRACT**

**PURPOSE:** To provide the title processor and processing method capable of avoiding the production of the pollutants such as fine projections on a semiconductor substrate surface during the plasma processing step.

**CONSTITUTION:** A reactive gas containing O<sub>2</sub> is fed to a reactive container 1 with a discharge electrode from a gas leading-in port 1a and then discharged from an exhaust port 1b. A semiconductor substrate 4 to be plasma-processed is arranged on an RF electrode 2 in the reactive vessel 1 and the space between the RF electrode 2 and an opposite electrode 3 is impressed with high-frequency voltage 5 while a reactive gas is fed to the reactive vessel 1 so as to be discharged for producing plasma. On the other hand, the reactive vessel 1 is composed of Al, while an Al<sub>2</sub>O<sub>3</sub> film 6 is formed on the inner wall surface by anode electrode oxidation step besides, forming the other Al<sub>2</sub>O<sub>3</sub> films 7, 8 on the opposite surface of the discharge electrodes 2, 3. Accordingly, extremely flat etching surface can be formed. Furthermore, when the plasma is produced using fluorocarbon as the reactive gas, the vessel inner wall and the electrode surfaces are coated with polymer film to be a barrier layer.

DIALOG(R)File 352:Derwent WPI  
(c) 2001 Derwent Info Ltd. All rts. reserv.  
009208086    \*\*Image available\*\*  
WPI Acc No: 1992-335507/199241  
XRAM Acc No: C92-149192  
XRPX Acc No: N92-255886

Appts. to treat wafer with plasma - comprises reaction chamber contg. discharge electrodes, where chamber wall and/or electrodes are treated to activate plasma

Patent Assignee: KAWASAKI STEEL CORP (KAWI )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 4239130	A	19920827	JP 9112652	A	19910111	199241 B

Priority Applications (No Type Date): JP 9112652 A 19910111

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 4239130	A	4	H01L-021/302	

Abstract (Basic): JP 4239130 A

Appts. comprises a reaction chamber contg. discharge electrodes to produce a plasma of reactive gas. At least, the inner wall surface of the reaction chamber or the surface of the discharge electrodes is treated to make it inactive to the plasma.

USE - For treating the surface of a semiconductor wafer.

Dwg.1/2

Title Terms: APPARATUS; TREAT; WAFER; PLASMA; COMPRISE; REACT; CHAMBER; CONTAIN; DISCHARGE; ELECTRODE; CHAMBER; WALL; ELECTRODE; TREAT; ACTIVATE; PLASMA

Index Terms/Additional Words: SEMICONDUCTOR

Derwent Class: L03; M14; U11; V05; X14

International Patent Class (Main): H01L-021/302

International Patent Class (Additional): C23C-014/40; H01L-021/31

File Segment: CPI; EPI

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-239130

(43)公開日 平成4年(1992)8月27日

(51)Int.Cl.<sup>5</sup>  
H 01 L 21/302  
C 23 C 14/40  
H 01 L 21/31

識別記号 庁内整理番号  
C 7353-4M  
8414-4K  
C 8518-4M

F I

技術表示箇所

審査請求 未請求 請求項の数2(全4頁)

(21)出願番号 特願平3-12652

(22)出願日 平成3年(1991)1月11日

(71)出願人 000001258

川崎製鉄株式会社  
兵庫県神戸市中央区北本町通1丁目1番28  
号

(72)発明者 村川 恵美

千葉県千葉市川崎町1番地 川崎製鉄株式  
会社技術研究本部内

(72)発明者 有吉 竜司

千葉県千葉市川崎町1番地 川崎製鉄株式  
会社技術研究本部内

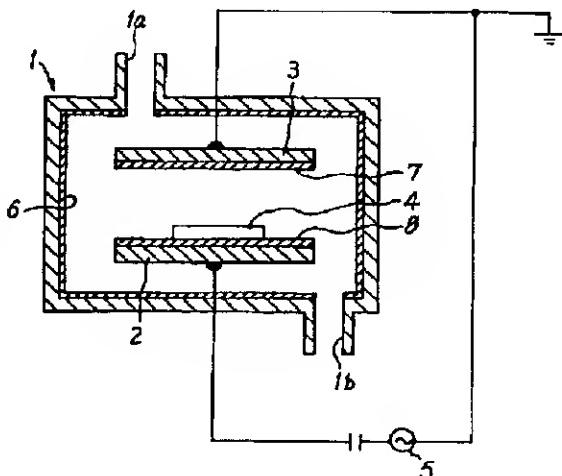
(74)代理人 弁理士 杉村 晓秀 (外5名)

(54)【発明の名称】 プラズマ処理装置及びプラズマ処理方法

(57)【要約】 (修正有)

【目的】 プラズマ処理中に半導体基体表面に微小な突起物など汚染物質の発生を防止でき、良好なプラズマエッチングやCVDができるプラズマ処理装置及び処理方法を提供する。

【構成】 放電電極を備えた反応容器1内にO<sub>2</sub>を含む反応ガスをガス導入口1aから供給しガス排出口1bから排出する。反応容器1内のRF電極2上にプラズマ処理される半導体基体4を配置し、RF電極2と対向電極3との間に高周波高電圧5を印加すると共に反応ガスを供給して放電しプラズマを発生させる。反応容器1はA<sub>1</sub>で構成し内壁表面に陽極酸化法でA<sub>1</sub>-O<sub>3</sub>皮膜6を形成し、さらに放電電極2と3の対向表面にもA<sub>1</sub>-O<sub>3</sub>皮膜7、8を形成する。従って極平坦なエッチング表面が得られる。またフルオロカーボンを反応ガスに用いてプラズマを生成すると容器内壁や電極表面にポリマ皮膜が被着し、皮膜はパリア層となる。



1

2

## 【特許請求の範囲】

【請求項1】 反応容器と、反応容器内に配置した放電電極とを具え、反応容器に反応ガスを供給してプラズマを生成し、生成したプラズマを処理すべき試料に照射してプラズマ処理を行なうプラズマ処理装置において、前記反応容器の内壁表面と放電電極表面との少なくとも一部にプラズマに対する不活性化処理を施したことを特徴とするプラズマ処理装置。

【請求項2】 反応容器、及びこの反応容器内に配置した放電電極を備え、反応容器に反応ガスを供給してプラズマを生成し、生成したプラズマを処理すべき試料に照射してプラズマ処理を行なうに際し、試料にプラズマを照射する前に、反応ガスを反応容器に供給し、この反応ガスをプラズマ重合させてポリマ化し、前記反応容器の内壁表面と放電電極表面の少なくとも一部にポリマ皮膜を形成し、その後前記反応ガスを用いて試料にプラズマ処理を行うことを特徴とするプラズマ処理方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体基体のような試料にプラズマエッチングやプラズマCVDのようなプラズマ処理を施すためのプラズマ処理装置及びプラズマ処理方法に関するものである。

## 【0002】

【従来の技術】 半導体装置の高集積化が進につれ、種々の素子が形成されている半導体基体上に多層配線を形成し、素子の占有効率を向上させる技術の開発が強く要請されている。多層配線を高い信頼性を以て形成する際最も重要な事項は層間絶縁膜を平坦化しその上に形成される配線の断面積が下地段差部に対して低下するのを防ぐことである。

【0003】 層間絶縁膜を平坦化する方法として SOG (Spin On Glass)法、バイアスパッタ CVD装置を用いる方法、レジストエッチバック法等がある。このうち、レジストエッチバック法は、リソグラフィプロセスで通常用いられるレジストコータを利用できるため安価な処理方法であり、制御性も良好であり、しかも平坦化度も極めて良好である。このレジストエッチバック法は、 $\text{SiO}_2$ を主成分とする層間絶縁膜上にレジスト膜をスピンドルトシ、ペーリングした後反応性プラズマエッチングして基体表面を平坦化する方法である。このプラズマエッチングでは、フルオロカーボン系反応ガスに酸素を加え、 $\text{SiO}_2$ のエッチング速度とレジストのエッチング速度とが同一になるように設定して基体表面を平坦にエッチングしている。

【0004】 さらに、プラズマ処理方法は、プラズマエッチングだけでなく種々の半導体装置の装置工程に使用されており、例えばプラズマCVD法等にも利用されており、半導体装置の製造においてその活用が強く要請されている。

10

20

30

40

50

## 【0005】

【発明が解決しようとする課題】 上述したように、プラズマエッチング装置は種々の半導体装置の製造工程に活用できるが、エッチング処理後に半導体基体表面上に0.2  $\mu\text{m}$  程度の微小な柱状突起物が形成される場合がある。このような微小突起物が形成されてしまうと、半導体基体表面を平坦化できず、却って半導体装置の生産性を著しく低下させてしまう。このため、レジストエッチバック法は安価なプロセスであるにもかかわらず量産工場で広く使用されていないのが実情である。この課題を解決する方法とし、酸素の添加量を低くしたり、或は酸素の添加量を段階的に変化させる方法があるが、処理に長時間かかるばかりでなく、十分な平坦化が得られないのが実情である。尚、この突起物の発生はレジストエッチバックだけでなく、多結晶シリコンのエッチング処理において発生している。

【0006】 従って、本発明の目的は、プラズマ処理中に半導体基体表面に微小な突起物が発生するのを防止でき適切なプラズマ処理を行なうことができるプラズマ処理装置及びプラズマ処理方法を提供することにある。

## 【0007】

【課題を解決するための手段】 本発明によるプラズマ処理装置は、反応容器と、反応容器内に配置した放電電極とを具え、反応容器に反応ガスを供給してプラズマを生成し、生成したプラズマを処理すべき試料に照射してプラズマ処理を行なうプラズマ処理装置において、前記反応容器の内壁表面と放電電極表面との少なくとも一部にプラズマに対する不活性化処理を施したことを特徴とするものである。さらに、本発明によるプラズマ処理方法は、反応容器、及びこの反応容器内に配置した放電電極とを具え、反応容器に反応ガスを供給してプラズマを生成し、生成したプラズマを処理すべき試料に照射してプラズマ処理を行なうに際し、試料にプラズマを照射する前に、反応ガスを反応容器に供給し、この反応ガスをプラズマ重合させてポリマ化し、前記反応容器の内壁表面と放電電極表面の少なくとも一部にポリマ皮膜を形成し、その後前記反応ガスを用いて試料にプラズマ処理を行うことを特徴とするものである。

## 【0008】

【作用】 本発明者が半導体基体上に発生する柱状突起物の発生原因を解明するため種々の実験及び解析を行なった結果、プラズマ処理装置に用いられている放電電極又は反応容器壁部の金属材料が汚染物質として作用することが判明した。すなわち、酸素とフルオロカーボンガスとを反応ガスとして反応性プラズマエッチングを行ない、半導体基体表面に形成された柱状突起物の成分分析を行なったところ、この柱状突起物の主成分はポリマ化したフルオロカーボンであり、さらにオージェ分析法により元素分析を行なった結果、C, F元素の他にアルミニウム元素が多量に検出された。このアルミニウムは放電

電極の構成材料であるから、放電電極材料が汚染物質として作用することが考えられる。また、酸素プラズマエッティングのコンデショニングにおいて、電極表面及び反応容器の内壁表面に予めフルオロカーポンポリマ皮膜を形成しておくと、柱状突起物が全く発生しないことも判明した。一方、放電電極や反応容器壁部の金属材料が露出していると、この露出部分から多数の2次電子が放出され局所的にプラズマが高密度化し、その部分の金属が多量にスパッタされ、その金属原子が処理されるべき半導体基体上に付着し、付着した金属原子が触媒となってポリマ化が局所的に進行したものと考えられる。特に、アルミニウムやニッケルはプラズマ重合の重合促進剤として使用されていることからも、アルミニウム原子が付着した部分において局所的ポリマ化が促進し、プラズマ重合により多数の柱状突起物が形成されたものと考えられる。

【0009】上述した解析結果より、本発明では放電電極の表面と反応容器の内壁表面との少なくとも一部にプラズマに対するバリヤ層として作用する高密度、高稠密性の被膜を形成して金属材料表面にプラズマに対する不活性化処理を行なう。このような皮膜は、プラズマによって若干スパッタされることもあるが、スパッタされる量は微量であるため、ほとんど問題にならない。この不活性化皮膜として、フルオロカーポン系のポリマ皮膜や弗森樹脂系ポリマ皮膜のような不活性なポリマ皮膜、或は  $Al_2O_3$  のような金属酸化膜を用いることができる。

【実施例】図1は本発明によるプラズマ処理装置の一例の構成を示す線図的断面図である。本例では、反応性イオンエッティング(RIE)を行なう平行板型プラズマエッティング装置を例にして説明する。反応容器1はガス導入口a及びガス排出口bを有し、ガス導入口から酸素を含む反応ガスを反応容器1内に供給する。反応容器1内にはRF電極2と対向電極3を配置し、RF電極2上にプラズマ処理されるべき半導体基体4を配置する。RF電極2及び対向電極3を高周波高圧電源5に接続する。そして電極2と3との間に高周波高電圧を印加すると共に反応ガスを供給し放電を発生させてプラズマを生成する。本例では、反応容器1をアルミニウムで構成し、その内壁表面を陽極酸化処理により酸化アルミニウム皮膜6を形成する。また、放電電極2及び3もアルミニウムで構成し、これら電極の互いに対向する表面に酸化アルミニウム皮膜7及び8をそれぞれ形成する。従って、反応容器及び放電電極のプラズマにさらされる大部分がプラズマに対して不活性なアルミニウム酸化膜で皮膜されることになる。

【0010】図2は本発明によるプラズマ処理装置の変形例を示す。本例では、流量調整系10により、酸素ガス、反応ガス及びHe稀釈ガスの供給量を調整し、反応容器11内に酸素を含む反応ガスを供給する。そして、対向電極12には多数の孔を形成し、RF電極13上にプラズマ

処理される半導体基体14を配置する。本例でも、反応容器の内壁表面及び電極の対向する表面にそれぞれアルミニウム酸化膜15及び16を形成する。また、反応容器の排出孔に真空ポンプ17を接続して反応容器内の圧力を適切に調整する。

【0011】次に、実験結果について説明する。本実験では、図2に示すRIE装置を用いた。ガス導入口1aから酸素を含むフルオロカーポン系ガスを導入する。トータルの流量は 100sccm とし、酸素とフルオロカーポン系ガスの比は 3 : 10 とした。また、ガス圧は 1.75Torr とした。高圧電源5の出力パワーは 630W とした。この条件下で、半導体基体にレジスエッティングパック処理を施したこところ、半導体基体表面には柱状突起物が全く発生せず、極めて平坦なエッティング表面を形成することができた。また、電極2及び3の互いに対向する表面に厚さ 500μm のポリテトラフロロエチレン皮膜を形成した場合にも、上述した陽極酸化処理した場合と同様に柱状突起物が全く形成せず極めて良好なエッティング表面を形成することができた。一方、反応容器の内壁表面及び電極表面に不活性化処理を施さない場合、前述したようにポリマ化したフルオロカーポンの無数の柱状突起物が形成された。

【0012】次に、本発明によるプラズマ処理方法について説明する。フルオロカーポンを反応ガスとして反応容器に供給してプラズマを生成すると、フルオロカーポンはプラズマ重合してポリマー化する。このポリマー化したフルオロカーポンは電極表面及び反応容器の内壁表面にポリマ皮膜として被着する。一方、前述したように、ポリマー化したフルオロカーポンが電極表面及び反応容器表面に被着すると、フルオロカーポン皮膜がバリヤ層となり電極や反応容器の壁部がプラズマによってスパッタされるのが阻止される。尚、このフルオロカーポン皮膜はプラズマに対してバリヤ層として作用するが、プラズマが作用すると極めて速い速度で気化する。しかし、気化しても、プラズマ処理される試料に対して作用する反応材料(エッティング剤又は堆積材料)と同一材料であるから、プラズマ処理中に試料に対して何ら悪影響を及ぼすことはない。このため、本発明では、試料に対するプラズマ処理に先立って、試料に対して作用する反応ガスとほぼ同一組成の反応ガスを反応容器に供給し、この反応ガスをプラズマ重合させてポリマ化し、反応容器の内壁表面又は電極表面にポリマ皮膜を形成する。そして、このポリマ皮膜を形成した後同一の反応ガスを用いて試料にプラズマ処理を行なう。このようにしてポリマ皮膜を形成すれば、このポリマ皮膜がプラズマに対してバリヤ層となり、電極表面や反応容器表面に予めバリヤ皮膜を設ける必要がなくなる。

【0013】本発明は上述した実施例だけに限定されず種々の変形が可能である。例えば、上述した実施例ではプラズマエッティングを例にして説明したが、例えばプラ

5

ズマCVDのような他の種々のプラズマ処理にも適用することができる。

【発明の効果】以上説明したように本発明によれば、汚染物質の発生源となる放電電極及び反応容器の内壁表面にプラズマに対するバリヤ層を形成しているから、汚染物質の発生を防止でき、良好なプラズマ処理を行なうことができる。特に、局所的なプラズマ重合の発生を防止できるので、極めて平坦なエッティング表面を形成することができる。

【図面の簡単な説明】

【図1】図1は本発明によるプラズマ処理装置の一例の

6

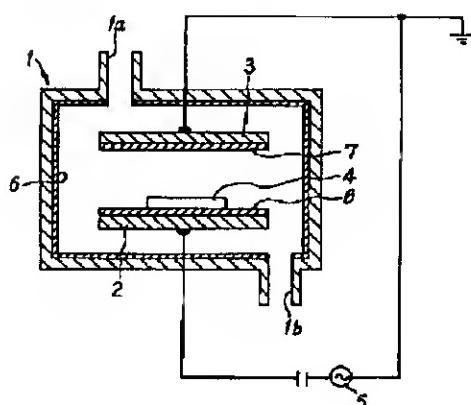
構成を示す線図的断面図。

【図2】図2は本発明によるプラズマエッティング装置の構成を示す線図的断面図である。

【符号の説明】

- 1 反応容器
- 2 R F 電極
- 3 対向電極
- 4 試料
- 5 高周波高圧電源
- 10 6, 7, 8 アルミニウム酸化膜。

【図1】



【図2】

